

# 單通道腦波放大積體電路設計 (A Single-channel EEG Amplification IC Design)

指導教授：沈鼎嵐 博士

學生：謝博荃、周昶旭、林立軒

輔仁大學 電機工程學系 大學部專題生

## 摘要

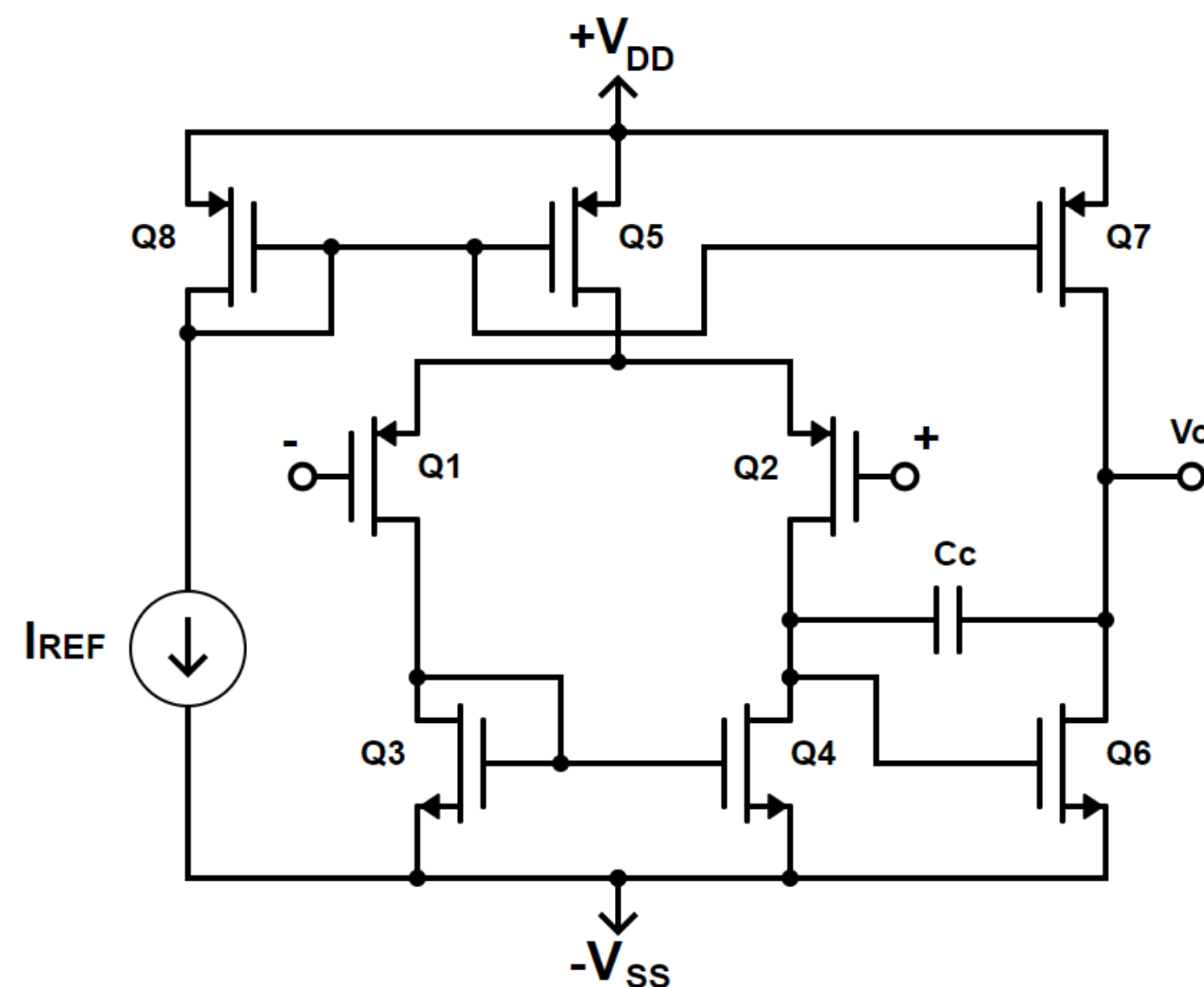
大腦皮層有大量的神經元，這些神經元的活動有某種程度的規律性，置於頭皮上的電極可用來記錄大腦皮層上產生的電位變化，則這些變化波形就是所謂的腦波(Electroencephalography，簡稱EEG)，其用途很多，可用來判斷癲癇、腦部疾病、腦腫瘤和做相關研究等，或是能夠用來進行分析人體運動學、控制義肢。

腦波訊號非常微小，其大小為微伏到幾百微伏( $\mu\text{V}$ )的訊號，容易受到雜訊干擾，訊號難以測量準確，且由低頻所構成(小於100Hz)，但是要應用在醫療方面或是研究方面，則需要非常準確的訊號，所以需要設計相關電路，將腦波訊號放大，且隔離低頻干擾與高頻雜訊，讓使用者可以方便觀察腦波訊號。

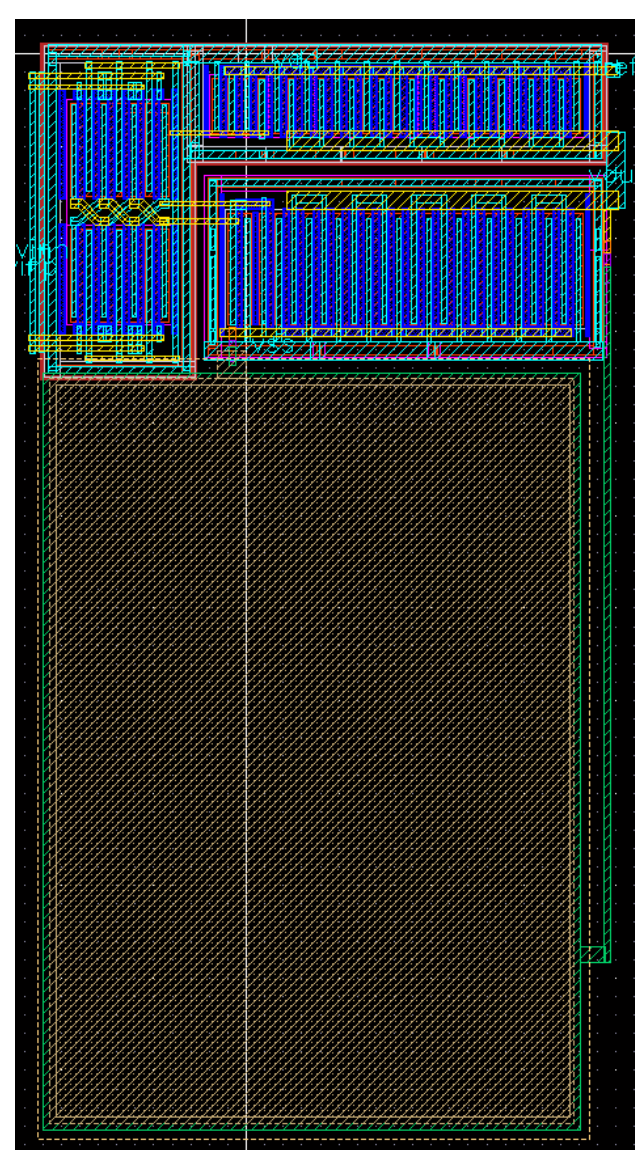
自行設計CMOS Two-stage OPA，應用在電路中，電路架構主要由以下電路所構成，第一級由儀表放大器及右腳驅動電路所構成，第二級由帶拒濾波器及三階巴特沃斯高通濾波器串接而成，最後第三級為三階巴特沃斯低通濾波器及位準調整器利用CIC的0.18 $\mu\text{m}$ 製程，將電路佈局完成。

## OPA架構

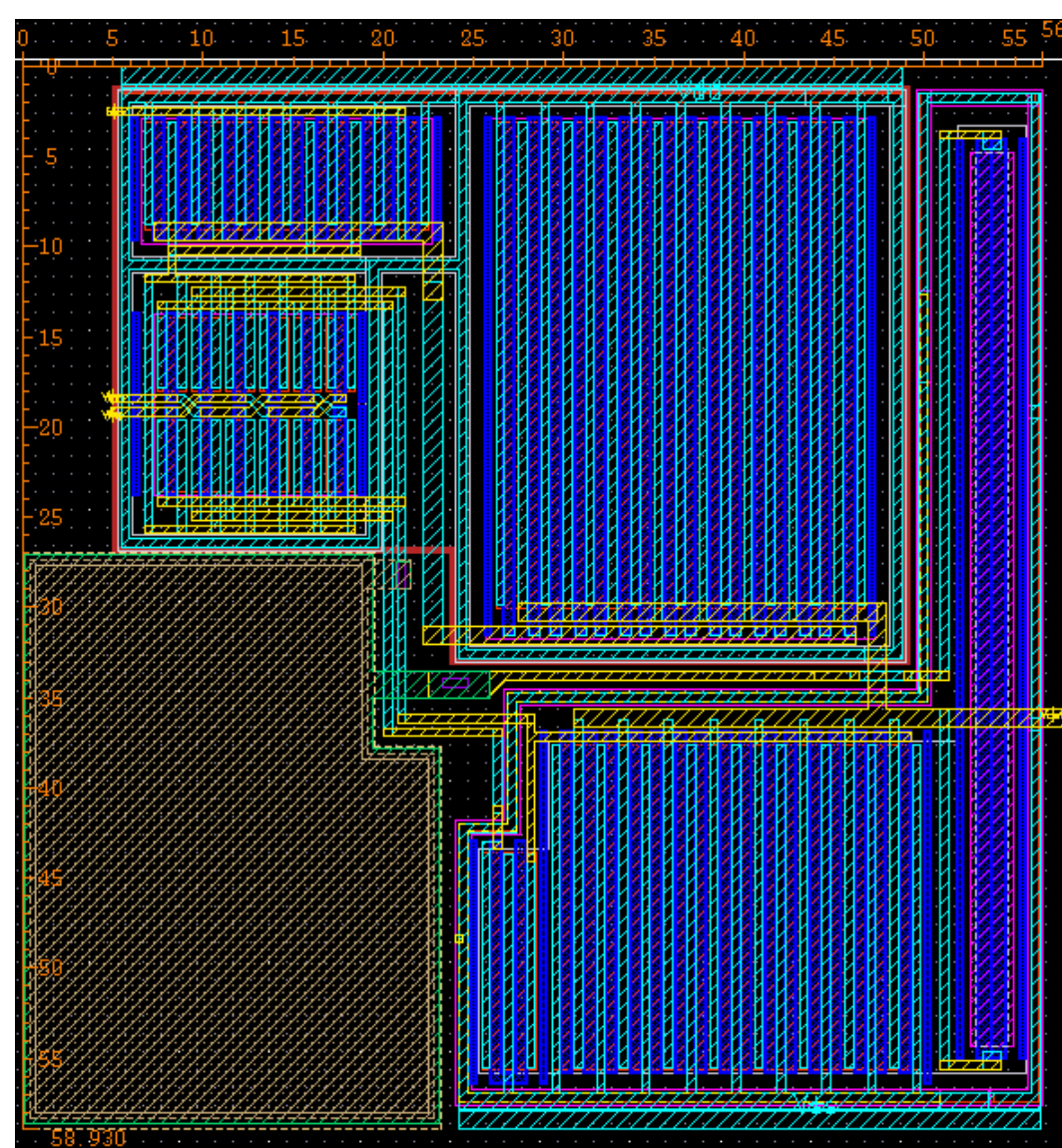
本專題的OPA架構，是使用CMOS Two-stage OPA(圖一)，並且自行設計，透過CIC的0.18 $\mu\text{m}$ 製程完成OPA佈局，分別為圖二、三、四。



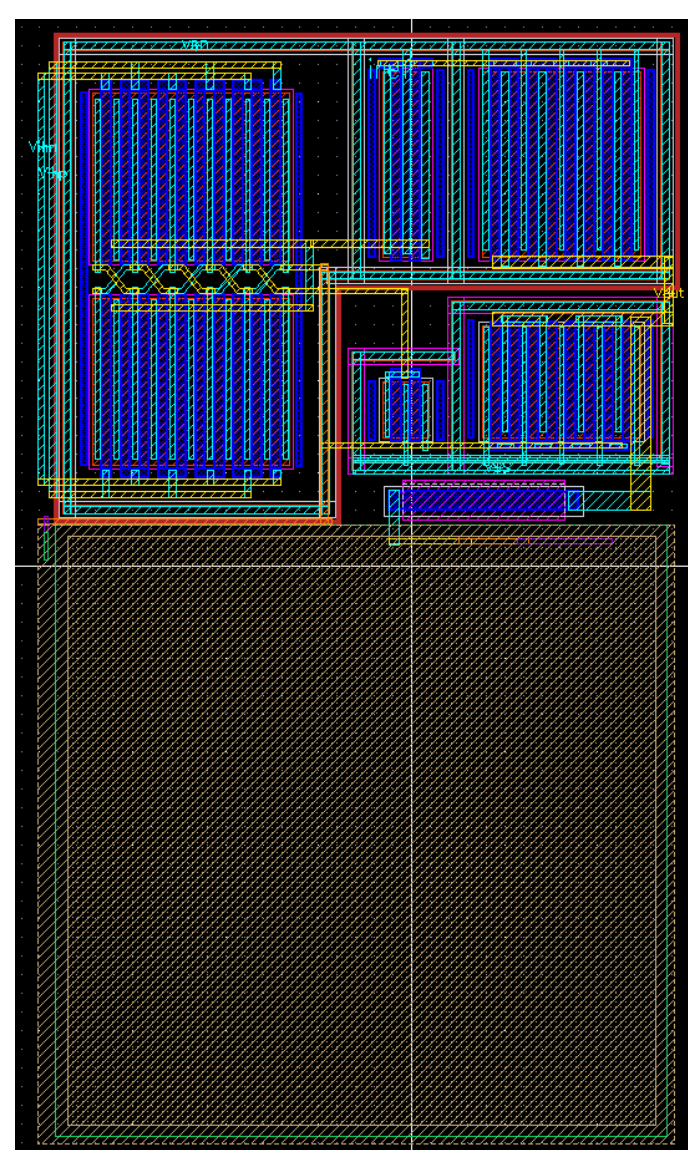
圖一、The Two-Stage CMOS OP AMP 電路架構



圖二、OP1 Layout



圖三、OP2 Layout



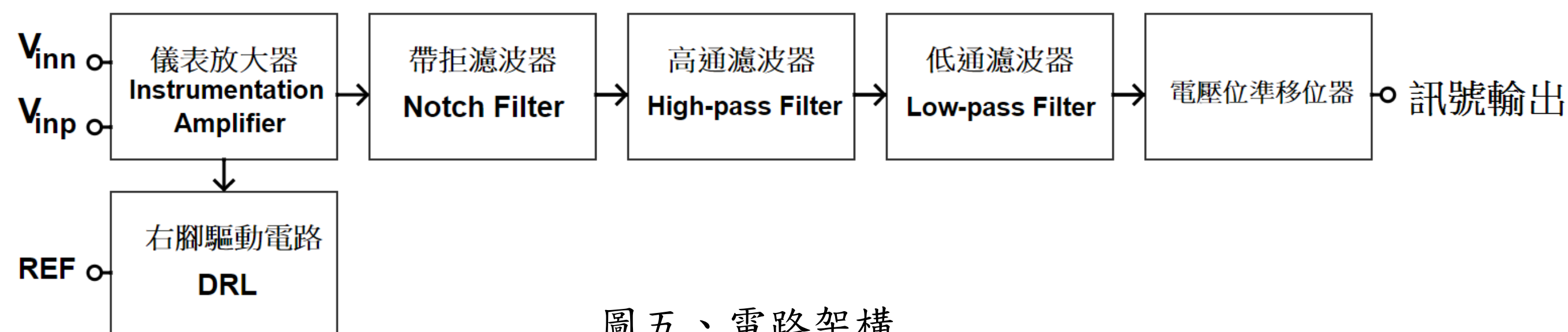
圖四、OP3 Layout

## 電路架構

電路架構如圖五所示。第一級由儀表放大器及右腳驅動電路所構成，儀表放大器在量測電子訊號的儀器上非常普遍，其特性包括低直流偏移、低雜訊、高增益，具有極高的共模抑制比，避免外在雜訊的干擾，可用於需要高精準性的電路上，並且外接可變電阻，調整增益。右腳驅動電路目的是為了降低共模的干擾，進而得出精確的訊號。

第二級由帶拒濾波器及三階巴特沃斯高通濾波器所構成。帶拒濾波器主要是負責過濾市電60Hz，透過改變電容大小，可以適用於國外的市電50Hz，其中腦波頻率低於100Hz，為了避免帶拒濾波器將部分腦波訊號濾掉，故外接可變電阻調整抑制能力。高通濾波器主要是抑制直流偏移，其截止頻率為0.1Hz。

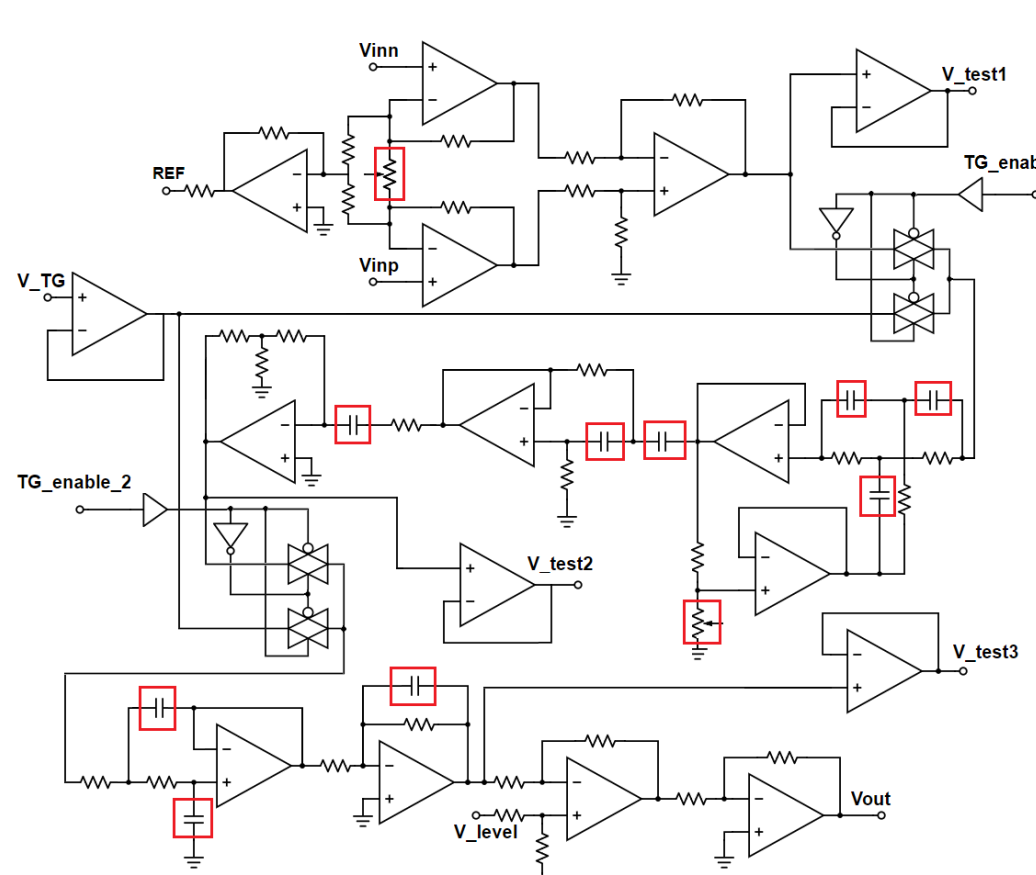
第三級由三階巴特沃斯低通濾波器及位準移位器。由於腦波訊號頻段都集中於低頻，避免受到高頻訊號干擾，則使用低通濾波器濾掉高頻雜訊，其截止頻率為100Hz。位準調整器將輸出級的電壓位準調整至適當的位置，輸出可能會有直流存在，造成輸出訊號飽和，則需要其電路來改善。



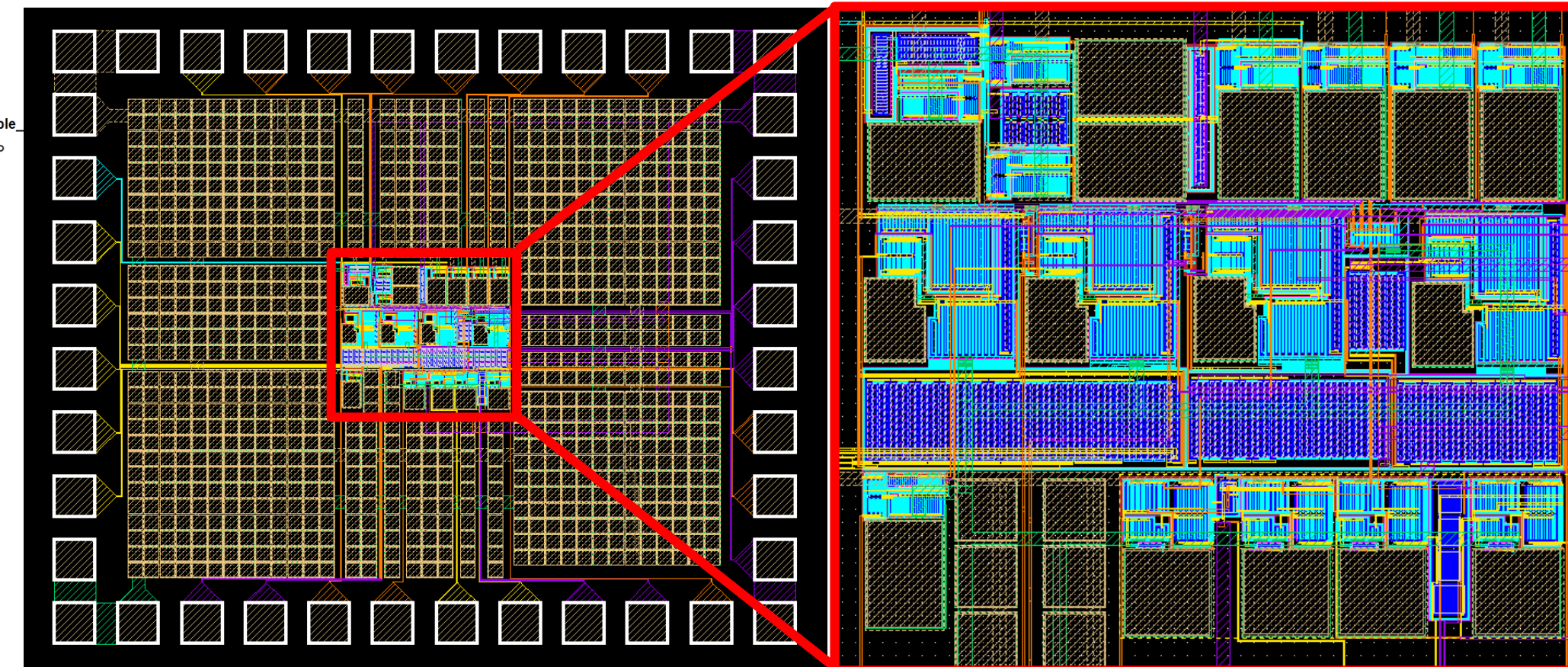
圖五、電路架構

## 電路實作與EEG模擬

將儀表放大器、右腳驅動電路、帶拒濾波器、高通濾波器、低通濾波器及位準調整器依序串接起來形成的整體電路如圖六，紅色標記為外接零件。透過CIC的0.18 $\mu\text{m}$ 製程完成電路布局，晶片布局(圖七)總面積為1.165 x 0.956  $\text{mm}^2$ ，有效面積(圖八)為263.06 x 226.62 $\mu\text{m}^2$



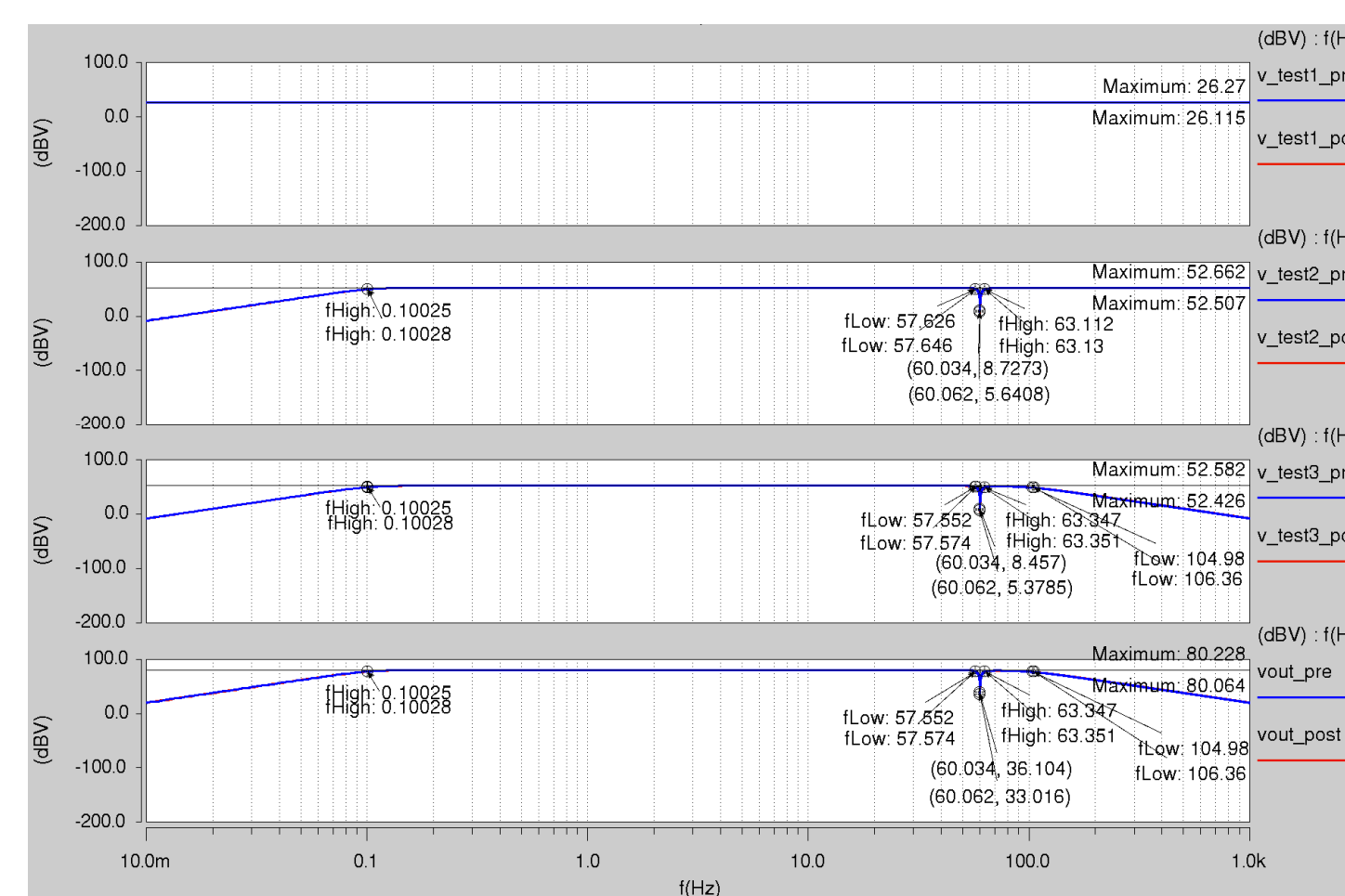
圖六、整體電路



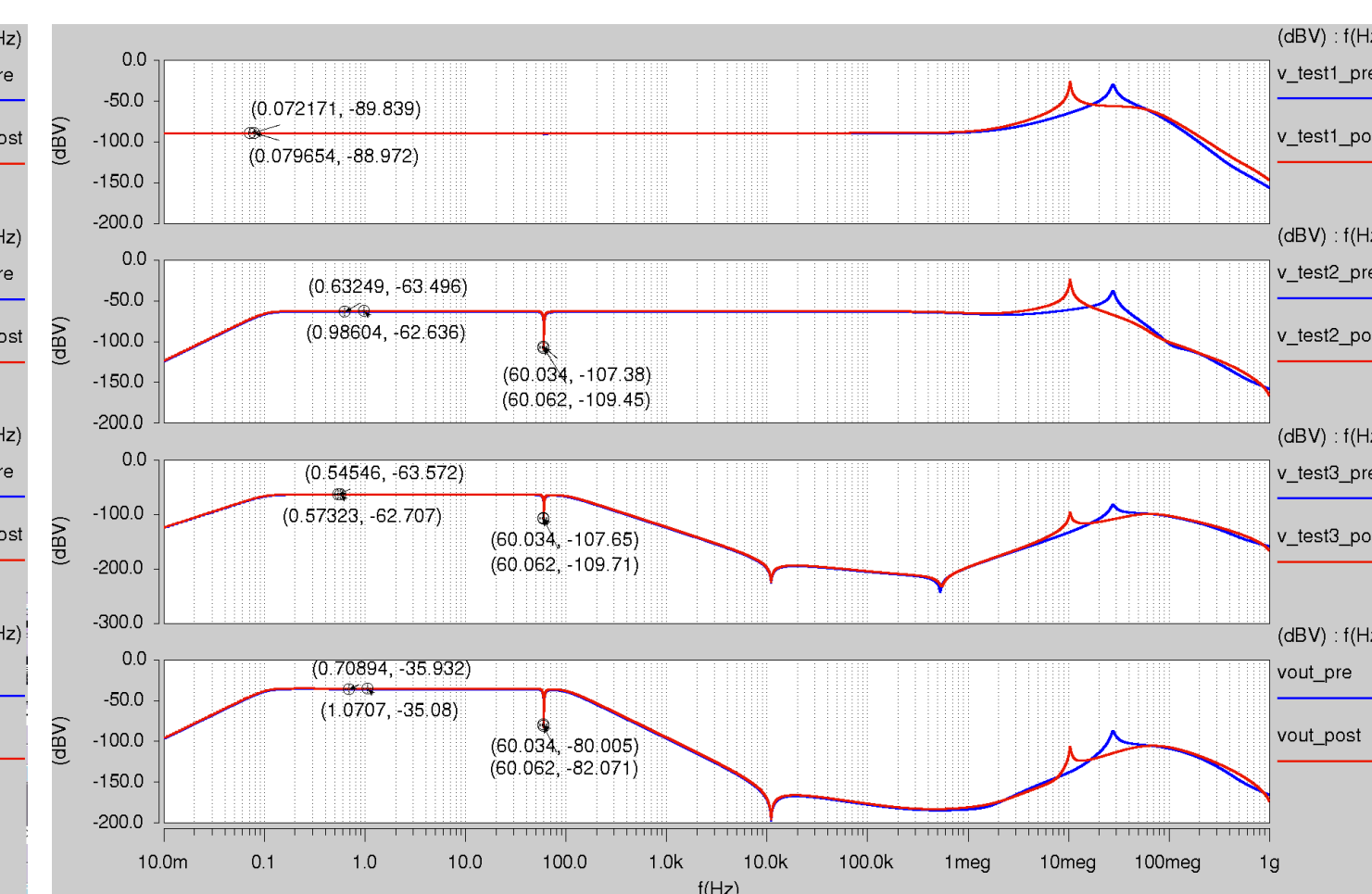
圖七、晶片布局圖

圖八、有效面積

圖九和圖十分別是整體電路差動輸入和共模輸入的頻率響應。整體電路差動增益為80dB，CMRR為116dB，頻寬為0.1Hz至106Hz。

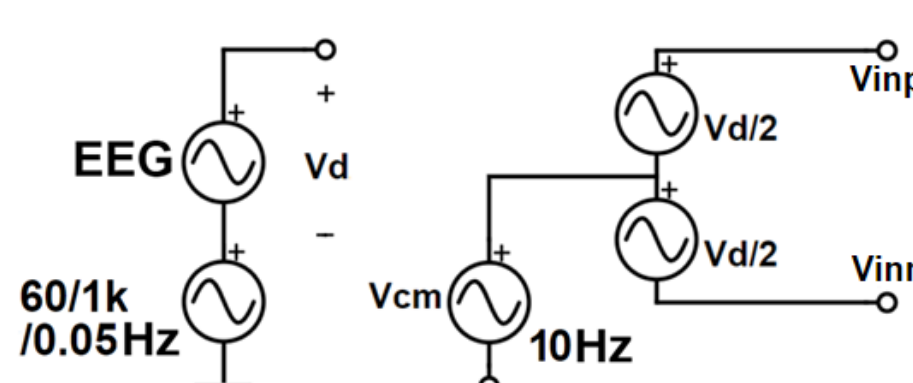


圖九、整體電路差動輸入 頻率響應

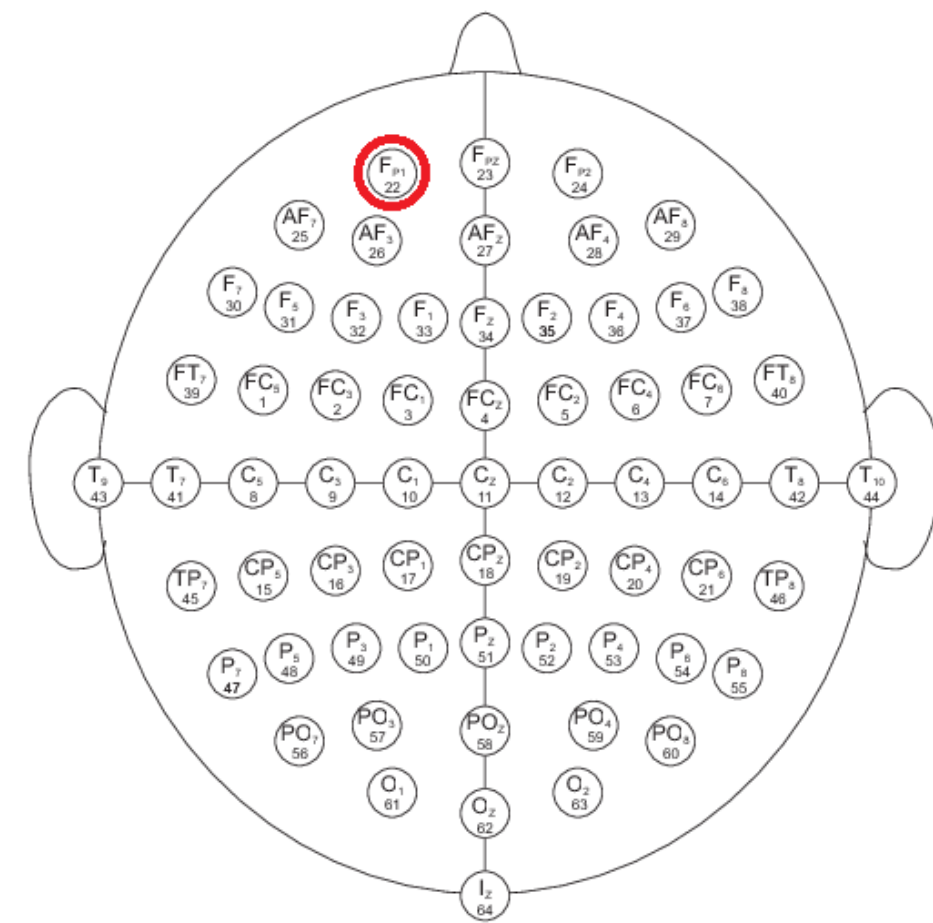


圖十、整體電路共模輸入 頻率響應

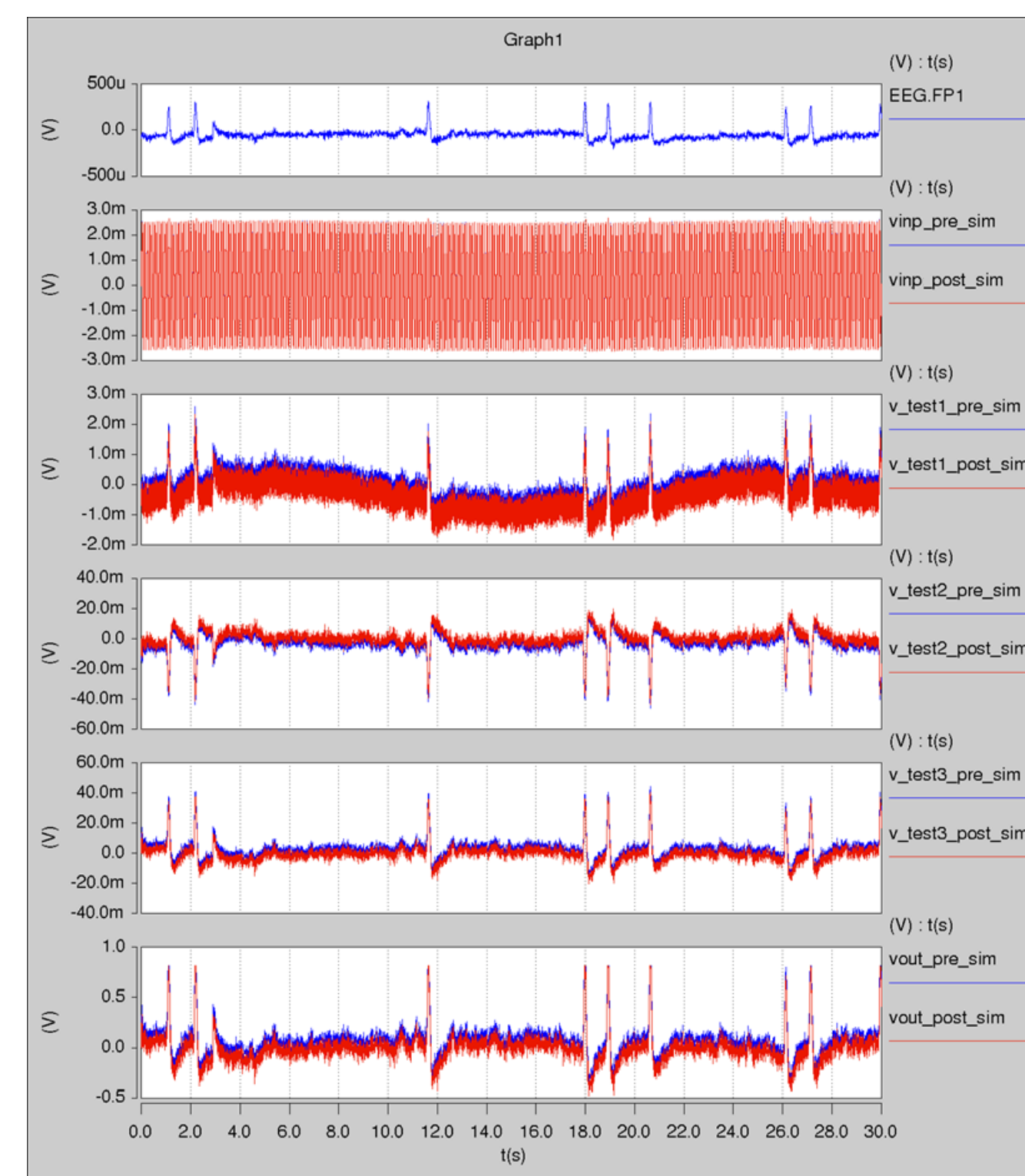
輸入腦波訊號，混入市電60Hz、直流偏移0.05Hz、高頻雜訊1kHz，振幅為0.1mV的弦波。共模訊號為0.1Hz，振幅為0.1V的弦波。訊號接法如圖十一所示。使用的是PHYSIONET的EEG MOTOR MOVEMENT / Imagery Datasheet [1]所提供的參數，S006R03的Fp1(圖十二)，觀察電路是否正確，並將整體電路增益改為2000倍，避免輸出訊號飽和，模擬結果如圖十三所示。



圖十一、測試訊號接法



圖十二、64個電極記錄腦電圖



圖十三、模擬結果

## 結語

設計The Two-Stage CMOS OP AMP運算放大器的模型，以Hspice模擬頻率響應，其增益達到60dB以上，Phase margin 60度以上，符合設計規格，並應用在電路上。

考慮到腦波訊號十分微小，大小為微伏到幾百微伏的訊號，易受雜訊干擾，腦波放大電路需要具有高CMRR特性、過濾市電60Hz的訊號。腦波頻率範圍為0.1Hz~100Hz，需要濾波器將低頻干擾與高頻雜訊排除掉。

建立一個腦波訊號的類比前端電路的模擬，分析的電路包括儀表放大器、右腳電路、帶拒濾波器、高通濾波器、低通濾波器與位準調整器。以Hspice模擬放大與濾波電路的頻率響應及時域響應，其放大增益為80dB，相當於10000倍，頻寬為0.1Hz~106Hz，並可抑制直流偏移、市電60Hz、高頻雜訊干擾，並在儀表放大器、高通濾波器、低通濾波器輸出接Buffer，當作測試點，觀察電路是否正常運作。

Reference: [1] EEG MOTOR MOVEMENT / Imagery Datasheet  
<https://www.physionet.org/physiobank/database/eegmmidb/>



2017 輔仁大學電機工程學系  
大學部專題成果展

